

# PATENT ABSTRACTS OF JAPAN

(11)Publication number : 10-069858

(43)Date of publication of application : 10.03.1998

(51)Int.Cl.

H01J 11/00  
G09G 3/28  
H01J 11/02

(21)Application number : 08-226274

(71)Applicant : FUJITSU LTD

(22)Date of filing : 28.08.1996

(72)Inventor : KUROKI MASAKI

NAKAHARA HIROYUKI

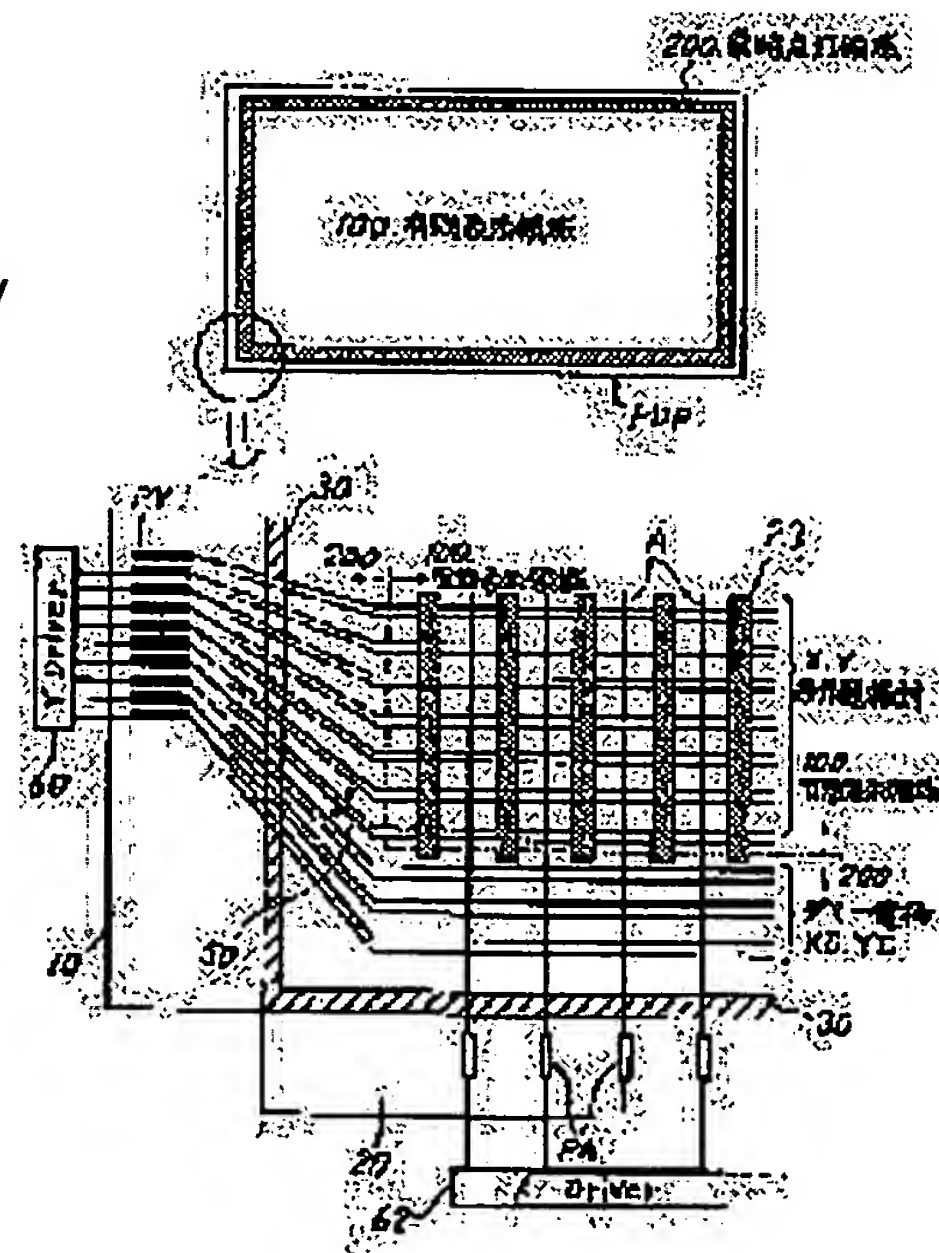
GUEN TAN NIYAN

(54) PLASMA DISPLAY DEVICE AND METHOD FOR DRIVING PLASMA DISPLAY PANEL

(57)Abstract:

PROBLEM TO BE SOLVED: To disperse and neutralize a stored charge to prevent an accidental discharge by providing a pair of dummy display electrodes outside the effective display area of a plasma display panel, and causing a discharge between the pair of electrodes.

SOLUTION: Pairs of display electrodes X, Y and address electrodes A are provided on both of glass substrates 10, 20 in such a way that the pairs of electrodes cross the address electrodes A, with bulkheads 23 provided between the address electrodes A. For an area where dummy electrodes XD, YD are provided to function as a normally ON area 200, the bulkheads 23 are removed therefrom, so that a spatial charge transferred along the address electrodes A is discharged in the normally ON area 200. Because formation of the bulkheads 23 is avoided, localization of a charge stored along the address electrodes A is prevented by



Best Available Copy

the discharge during sustainment between the pair of dummy display electrodes XD, YD, so that an accidental discharge can be prevented.

---

## LEGAL STATUS

[Date of request for examination] 12.12.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3543897

[Date of registration] 16.04.2004

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(51) Int.Cl. <sup>6</sup>	識別記号	庁内整理番号	F I	技術表示箇所
H 0 1 J 11/00			H 0 1 J 11/00	K
G 0 9 G 3/28		4237-5H	G 0 9 G 3/28	H
H 0 1 J 11/02			H 0 1 J 11/02	B

審査請求 未請求 請求項の数16 O L (全 10 頁)

(21) 出願番号 特願平8-226274

(22) 出願日 平成8年(1996) 8月28日

(71) 出願人 000005223

富士通株式会社

神奈川県川崎市中原区上小田中4丁目1番  
1号

(72) 発明者 黒木 正軌

鹿児島県薩摩郡入来町副田5950番地 株式  
会社九州富士通エレクトロニクス内

(72) 発明者 中原 裕之

神奈川県川崎市中原区上小田中4丁目1番  
1号 富士通株式会社内

(72) 発明者 グェン タン ニャン

神奈川県川崎市中原区上小田中4丁目1番  
1号 富士通株式会社内

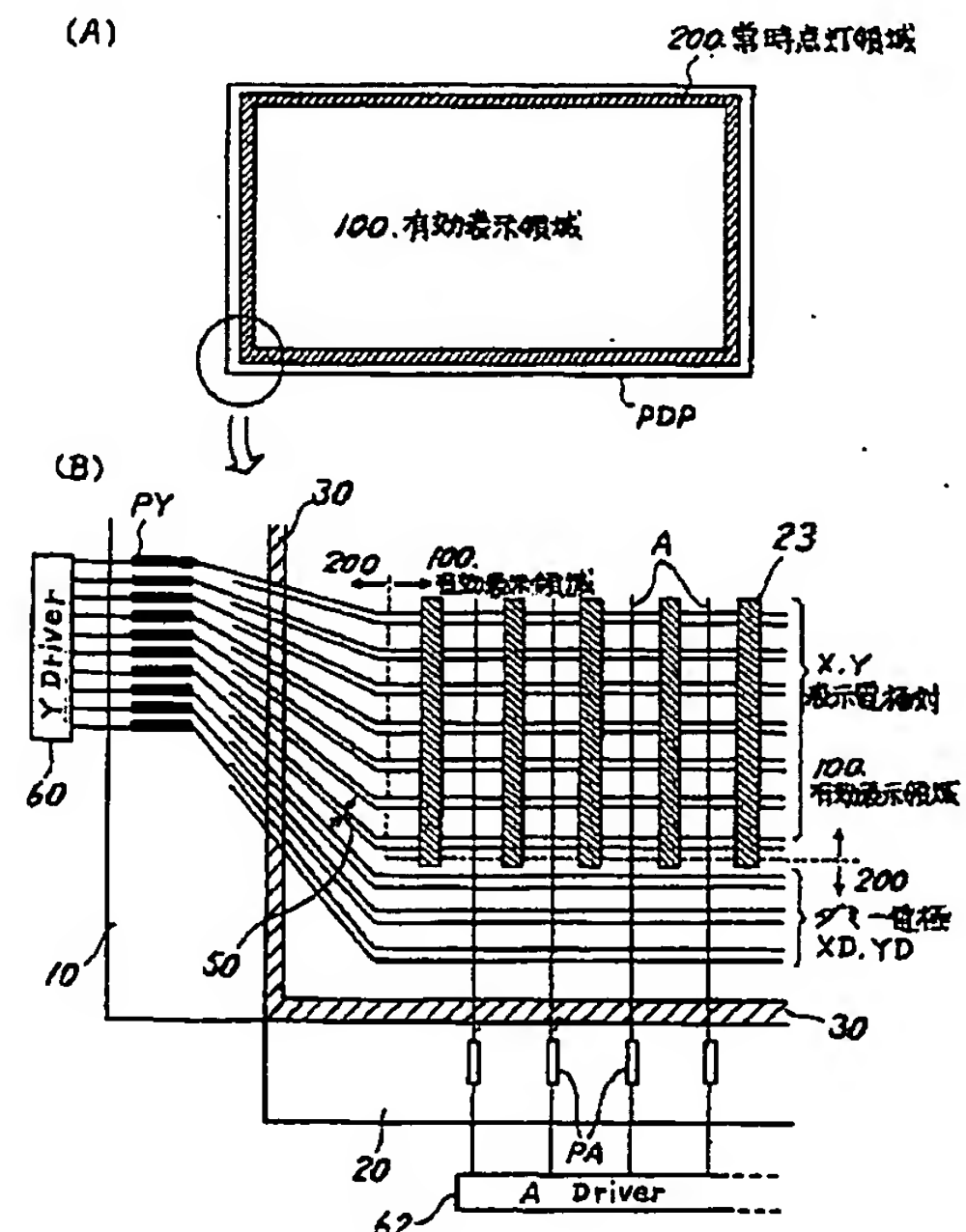
(74) 代理人 弁理士 土井 健二 (外1名)

(54) 【発明の名称】 プラズマディスプレイ装置及びプラズマディスプレイパネルの駆動方法

(57) 【要約】

【課題】空間電荷の蓄積により偶発的に発生する放電を防止する。

【解決手段】本発明のプラズマディスプレイ装置は、放電空間を介して対向配置された第一の基板と第二の基板を有し、第一の基板の表面上に複数のアドレス電極と、アドレス電極を被覆する第一の誘電体層とが形成され、第二の基板の表面上にアドレス電極と交差する面放電用の複数の表示電極と、表示電極を被覆する第二の誘電体層と、最も外側の表示電極の外側に並列する複数のダミー表示電極とが形成されたプラズマディスプレイパネルと、アドレス電極、表示電極、ダミー表示電極に接続され、アドレス期間中にアドレス電極と表示電極との交差部の所定のセルにプラズマ放電が発生させ、アドレス期間後の維持放電期間に当該放電が発生したセルと共にダミー表示電極の領域で維持放電が発生させる駆動回路とを有することを特徴とする。ダミー表示電極の領域にはアドレス電極を隔離する隔壁を設けない構造にする。その結果、有効表示領域外を常時点灯領域とし、偶発放電の原因となる空間電荷の蓄積を防止する。



## 【特許請求の範囲】

【請求項1】放電空間を介して対向配置された第一の基板と第二の基板を有し、該第一の基板の表面上に複数のアドレス電極と、該アドレス電極を被覆する第一の誘電体層とが形成され、該第二の基板の表面上に前記アドレス電極と交差する面放電用の複数の表示電極と、該表示電極を被覆する第二の誘電体層と、最も外側の該表示電極の外側に並列する複数のダミー表示電極とが形成されたプラズマディスプレイパネルと、

前記アドレス電極、表示電極、ダミー表示電極に接続され、アドレス期間中に該アドレス電極と表示電極との交差部の所定のセルにプラズマ放電を発生させ、該アドレス期間後の維持放電期間に当該放電が発生したセルと共にダミー表示電極の領域で維持放電を発生させる駆動回路とを有することを特徴とするプラズマディスプレイ装置。

【請求項2】請求項1記載のプラズマディスプレイ装置において、

前記第一の基板上の前記複数の表示電極が形成された有効表示領域内のアドレス電極間に隣接するアドレス電極間を隔離する隔壁を形成し、前記ダミー表示電極が形成された領域内のアドレス電極間には当該隔壁が形成されないことを特徴とする。

【請求項3】請求項1記載のプラズマディスプレイ装置において、

前記ダミー表示電極が前記複数の表示電極が形成された有効表示領域の上下外側に並設され、該有効表示領域の左または右外側領域に形成される表示電極間で維持放電期間に放電を発生し、該上下外側領域が該左または右外側領域を介してつながられ、該上下外側領域及び該左または右外側領域で維持放電期間に放電が発生することを特徴とする。

【請求項4】放電空間を介して対向配置された第一の基板と第二の基板を有し、該第一の基板の表面上に複数のアドレス電極と、該アドレス電極を被覆する第一の誘電体層とが形成され、該第二の基板の表面上に前記アドレス電極と交差する面放電用の複数の表示電極と、該表示電極を被覆する第二の誘電体層と、最も外側の該表示電極の外側に並列する複数のダミー表示電極とが形成されたプラズマディスプレイパネルと、

前記アドレス電極、表示電極、ダミー表示電極に接続され、アドレス期間中に該アドレス電極と表示電極との交差部の所定のセル及び該アドレス電極とダミー表示電極との交差部にプラズマ放電を発生させ、該アドレス期間後の維持放電期間に当該放電が発生したセルと共にダミー表示電極の領域で維持放電を発生させる駆動回路とを有することを特徴とするプラズマディスプレイ装置。

【請求項5】請求項4記載のプラズマディスプレイ装置において、

前記駆動回路は、前記アドレス期間において、前記複数

の表示電極にスキャンパルスを順次印加しながら該アドレス電極の所定の電極にアドレスパルスを印加すると共に、更に該ダミー表示電極に前記スキャンパルスに対応する電圧を印加することを特徴とする。

【請求項6】請求項5記載のプラズマディスプレイ装置において、

前記駆動回路は、当該アドレス期間中に前記ダミー表示電極に前記スキャンパルスに対応する電圧を印加し続けることを特徴とする。

【請求項7】請求項4又は5記載のプラズマディスプレイ装置において、

前記第一の基板上の前記複数の表示電極が形成された有効表示領域内のアドレス電極間に隣接するアドレス電極間を隔離する隔壁を形成し、前記ダミー表示電極が形成された領域内のアドレス電極間には当該隔壁が形成されないことを特徴とする。

【請求項8】請求項4又は5記載のプラズマディスプレイ装置において、

前記ダミー表示電極が前記複数の表示電極が形成された有効表示領域の上下外側に併設され、該有効表示領域の左または右外側領域に形成される表示電極間で維持放電期間に放電を発生し、該上下外側領域が該左または右外側領域を介してつながられ、該上下外側領域及び該左または右外側領域で維持放電期間に放電が発生することを特徴とする。

【請求項9】放電空間を介して対向配置された第一の基板と第二の基板を有し、該第一の基板の表面上に複数のアドレス電極と、該アドレス電極を被覆する第一の誘電体層と、最も外側の該アドレス電極の外側に並列するダミーアドレス電極が形成され、該第二の基板の表面上に前記アドレス電極と交差する面放電用の複数の表示電極と、該表示電極を被覆する第二の誘電体層と、最も外側の該表示電極の外側に並列する複数のダミー表示電極とが形成されたプラズマディスプレイパネルと、

前記アドレス電極、ダミーアドレス電極、表示電極、ダミー表示電極に接続され、アドレス期間中に該アドレス電極と表示電極との交差部の所定のセル及び該ダミーアドレス電極とダミー表示電極との交差部にプラズマ放電を発生させ、該アドレス期間後の維持放電期間に当該放電が発生したセルと共にダミー表示電極の領域で維持放電を発生させる駆動回路とを有することを特徴とするプラズマディスプレイ装置。

【請求項10】請求項1乃至9のいずれかに記載されたプラズマディスプレイ装置において、

前記複数の表示電極が形成された有効表示領域の外側の領域に、当該外側の領域での放電に伴う発光をしゃ断するしゃ光膜を形成したことを特徴とする。

【請求項11】請求項1乃至9のいずれかに記載されたプラズマディスプレイ装置において、

前記複数の表示電極が形成された有効表示領域の外側の



領域に位置する前記第二の誘電体層内に、暗色材料が含まれてなることを特徴とする。

【請求項12】表面上に複数のアドレス電極と、該アドレス電極を被覆する第一の誘電体層とが形成された第一の基板と、

表面上に前記アドレス電極と交差する面放電用の複数の平行な表示電極と、該表示電極を被覆する第二の誘電体層とが形成された第二の基板とを有し、

該第一と第二の基板が放電空間を介して対向配置されたプラズマディスプレイパネルにおいて、

前記第二の基板上の前記複数の表示電極が形成された有効表示領域の外側に並設されるダミー表示電極を更に有し、

アドレス期間中に、該アドレス電極と表示電極との交差部の所定のセルにプラズマ放電を発生させる工程と、

該アドレス期間後の維持放電期間に、当該放電が発生したセルと共にダミー表示電極の領域で維持放電を発生させる工程とを有することを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項13】表面上に複数のアドレス電極と、該アドレス電極を被覆する第一の誘電体層とが形成された第一の基板と、

表面上に前記アドレス電極と交差する面放電用の複数の平行な表示電極と、該表示電極を被覆する第二の誘電体層とが形成された第二の基板とを有し、

該第一と第二の基板が放電空間を介して対向配置されたプラズマディスプレイパネルにおいて、

前記第二の基板上の前記複数の表示電極が形成された有効表示領域の外側に併設されるダミー表示電極を更に有し、

アドレス期間中に、該アドレス電極と表示電極との交差部の所定のセル及び該アドレス電極とダミー表示電極との交差部にプラズマ放電を発生させる工程と、

該アドレス期間後の維持放電期間に、当該放電が発生したセルと共にダミー表示電極の領域で維持放電を発生させる工程とを有することを特徴とするプラズマディスプレイパネルの駆動方法。

【請求項14】請求項13記載のプラズマディスプレイパネルの駆動方法において、

前記アドレス期間において、前記複数の表示電極にスキャンパルス順次印加しながら該アドレス電極の所定の電極にアドレスパルスを印加すると共に、更に該ダミー表示電極に前記スキャンパルスに対応する電圧を印加することを特徴とする。

【請求項15】請求項14記載のプラズマディスプレイパネルの駆動方法において、

当該アドレス期間中に前記ダミー表示電極に前記スキャンパルスに対応する電圧を印加し続けることを特徴とする。

【請求項16】表面上に複数のアドレス電極と、該アド

レス電極を被覆する第一の誘電体層とが形成された第一の基板と、

表面上に前記アドレス電極と交差する面放電用の複数の平行な表示電極と、該表示電極を被覆する第二の誘電体層とが形成された第二の基板とを有し、

該第一と第二の基板が放電空間を介して対向配置されたプラズマディスプレイパネルにおいて、

前記第二の基板上の前記複数の表示電極が形成された有効表示領域の外側に併設されるダミー表示電極と、

前記第一の基板上の前記複数のアドレス電極が形成された有効表示領域の外側に併設されるダミーアドレス電極とを更に有し、

アドレス期間中に、該アドレス電極と表示電極との交差部の所定のセル及び該ダミーアドレス電極とダミー表示電極との交差部にプラズマ放電を発生させる工程と、

該アドレス期間後の維持放電期間に、当該放電が発生したセルと共にダミー表示電極の領域で維持放電を発生させる工程とを有することを特徴とするプラズマディスプレイパネルの駆動方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、プラズマディスプレイパネル（以下単にPDPと称する。）に係り、特に3電極面放電構造のAC型PDPの偶発放電を防止した構造及びその駆動方法に関する。

【0002】

【従来の技術】面放電のAC型PDPは、大画面のフルカラー表示装置として注目されている。特に、3電極面放電構造のPDPは、表示側のガラス基板上に面放電を発生する複数の平行な表示電極（以下X電極、Y電極と称する。）を形成し、反対側のガラス基板上にX、Y電極と直交するアドレス電極と蛍光体を形成している。そしてPDPの駆動は、X、Y電極間に放電開始電圧を越える大電圧を印加してリセットし、スキャン電極であるY電極とアドレス電極との間で放電させ、X、Y電極間に維持電圧を印加し蓄積された壁電荷を利用して輝度に応じた維持放電を行わせることを基本とする。

【0003】後に詳述するが、Y電極とアドレス電極との間で生じたプラズマ放電の結果、空間電荷が発生し、その大部分がX、Y電極上の誘電体層上に蓄積される。また、発生した空間電荷の一部は、隣のスキャン電極とY電極との書き込み放電の種火として利用される。

【0004】

【発明が解決しようとする課題】しかしながら、上記の様に発生した空間電荷はその一部がスキャンと共に移動し、最初と最後のスキャン電極付近で蓄積されていく。その結果、蓄積された電荷による大電圧で偶発的に放電が発生し、画質の劣化を招くことになる。この現象は必ずしも明確に解明されていないが、少なくとも維持放電に利用されない電荷がアドレス電極上に蓄積される為に

発生することは確認されている。

【0005】そこで、本発明は上記した偶発放電の発生を防止することができるPDPの構造及びその駆動方法を提供することを目的とする。

【0006】更に、本発明の目的は、偶発放電の原因となる電荷の蓄積をなくすことができるPDPの構造及びその駆動方法を提供することにある。

【0007】

【課題を解決するための手段】上記の目的は、本発明によれば、放電空間を介して対向配置された第一の基板と第二の基板を有し、該第一の基板の表面上に複数のアドレス電極と、該アドレス電極を被覆する第一の誘電体層とが形成され、該第二の基板の表面上に前記アドレス電極と交差する面放電用の複数の表示電極と、該表示電極を被覆する第二の誘電体層と、最も外側の該表示電極の外側に並列する複数のダミー表示電極とが形成されたプラズマディスプレイパネルと、前記アドレス電極、表示電極、ダミー表示電極に接続され、アドレス期間中に該アドレス電極と表示電極との交差部の所定のセルにプラズマ放電を発生させ、該アドレス期間後の維持放電期間に当該放電が発生したセルと共にダミー表示電極の領域で維持放電を発生させる駆動回路とを有することを特徴とするプラズマディスプレイ装置を提供することにより達成される。

【0008】更に、本発明では、前記第一の基板上の前記複数の表示電極が形成された有効表示領域内のアドレス電極間に隣接するアドレス電極間を隔離する隔壁を形成し、前記ダミー表示電極が形成された領域内のアドレス電極間には当該隔壁が形成されないことを特徴とする。

【0009】更に、本発明は、前記ダミー表示電極が前記複数の表示電極が形成された有効表示領域の上下外側に並設され、該有効表示領域の左または右外側領域に形成される表示電極間で維持放電期間に放電を発生し、該上下外側領域が該左または右外側領域を介してつながれ、該上下外側領域及び該左または右外側領域で維持放電期間に放電が発生することを特徴とする。

【0010】更に、本発明の駆動回路は、前記アドレス電極、表示電極、ダミー表示電極に接続され、アドレス期間中に該アドレス電極と表示電極との交差部の所定のセル及び該アドレス電極とダミー表示電極との交差部にプラズマ放電を発生させ、該アドレス期間後の維持放電期間に当該放電が発生したセルと共にダミー表示電極の領域で維持放電を発生させることを特徴とする。

【0011】より具体的には、前記アドレス期間において、前記複数の表示電極にスキャンパルスを実順次印加しながら該アドレス電極の所定の電極にアドレスパルスを印加すると共に、更に該ダミー表示電極に前記スキャンパルスに対応する電圧を印加することを特徴とする。

【0012】本発明によれば、有効表示領域外に常時表

示される領域を設け、従来蓄積されていた空間電荷の中和により偶発放電に至る電荷の異常蓄積をなくすことができる。

【0013】

【発明の実施の形態】以下、本発明の実施の形態について図面に従って説明する。しかしながら、本発明の技術的範囲がその実施の形態に限定されるものではない。

【0014】図1は、本発明の実施の形態のPDPの分解斜視図である。また、図2は、そのPDPの断面図である。両方の図を参照してその基本的な構造について説明する。10は表示側のガラス基板で、図2に示した方向に光が出ていく。20は、背面側のガラス基板である。表示側のガラス基板10上には、透明電極11とその上（図面上は下）に形成された導電性の高いバス電極12からなる表示電極対としてのX電極13XとY電極13Yが形成され、PbO等の低融点ガラスからなる誘電体層14とMgOからなる保護層15で覆われている。バス電極12は、透明電極11の導電性を補うために、X電極とY電極の反対側端部に沿って設けられる。

【0015】背面ガラス基板20上には、例えばシリコン酸化膜からなる下地のパッシベーション膜21上に、ストライプ状のアドレス電極A1、A2、A3が設けられ、誘電体層22で覆われている。また、アドレス電極A1、A2、A3に隣接するようにストライプ状の隔壁（リブ）23が形成される。この隔壁23は、アドレス放電時の隣接セルへの影響を断つために光のクロストークを防ぐための二つの機能を有する。隣接するリブ23毎に赤、青、緑の蛍光体層24R、24G、24Bがアドレス電極上及びリブ壁面を被覆するように塗り分けられている。

【0016】また、図2に示される通り、表示側基板10と背面側基板20とは約100 $\mu$ m程度のギャップを保って組み合わされ、その間の空間25にはNe+Xeの放電用の混合ガスが封入される。

【0017】図3は、上記の3電極面放電型のPDPのX、Y電極とアドレス電極との関係を示すパネルの平面図である。X電極X1～X10は横方向に並行して配列されかつ基板端部において共通接続され、Y電極Y1～Y10はX電極の間にそれぞれ設けられかつ個別に基板端部に導出されている。これらのX、Y電極はそれぞれ対になって表示ラインを形成し、表示のための維持放電電圧が交互に印加される。尚、XD1、XD2及びYD1、YD2はそれぞれ有効表示領域の外側に設けられるダミー電極であり、パネルの周辺部分の非線形性の特性を緩和する為に設けられている。図3中は、上下左右に1本または1対づつ設けられているが、これらのダミー電極の数は適宜選択される。そして、背面側基板20上に設けられるアドレス電極A1～A14は、X、Y電極と直交して設けられる。

【0018】X、Y電極はペアになって維持放電電圧が



交互に印加され、Y電極は情報を書き込む時のスキャン電極としても利用される。アドレス電極は、情報を書き込む時に利用され、情報に従ってアドレス電極とスキャン対象のY電極との間でプラズマ放電が発生される。従って、アドレス電極には1セル分の放電電流しか流す必要がない。また、その放電電圧は、Y電極との組み合わせで決まるので、比較的低電圧での駆動が可能である。このような低電流、低電圧駆動が、大表示画面を可能にしている。

【0019】図4は、具体的なPDPの駆動方法を説明する為の電極印加電圧波形図である。それぞれの電極に印加される電圧は、例えば、 $V_w = 130V$ 、 $V_s = 180V$ 、 $V_a = 50V$ 、 $-V_{sc} = -50V$ 、 $-V_y = -150V$ であり、 $V_{aw}$ 、 $V_{ax}$ はそれぞれの他の電極に印加される電圧の中間電位に設定される。

【0020】3電極面放電型のPDPの駆動では、1つのサブフィールドがリセット期間、アドレス期間、及び維持放電期間（表示期間）から構成される。

【0021】リセット期間では、時刻a-bにて共通接続されたX電極に全面書き込みパルスが印加され、パネル全面でXY電極間で放電が発生する（図中W）。この放電で空間25に発生した電荷のうち、正電荷が電圧の低いY電極側に引き寄せられ、負電荷が電圧の高いX電極側に引き寄せられる。その結果、書き込みパルスがなくなる時刻bにて、今度はX電極とY電極間に上記の引き寄せられて誘電体層14上に蓄積された電荷による高電界により、再度放電が発生する（図中C）。その結果、全てのX、Y電極上の電荷が中和されてしまい、パネル全体のリセットが終了する。期間b-cはその電荷の中和に要する時間である。

【0022】次に、アドレス期間では、Y電極に $-50V$ （ $-V_{sc}$ ）、X電極に $50V$ （ $V_a$ ）を印加し、Y電極に対してスキャンパルス $-150V$ （ $-V_y$ ）を順に印加しながら、アドレス電極に表示情報に従ったアドレスパルス $50V$ （ $V_a$ ）を印加する。この結果、アドレス電極とスキャン電極との間に $200V$ の大電圧が印加され、プラズマ放電が発生する。しかし、リセット時の全面書き込みパルス程は大きな電圧及びパルス幅ではないので、パルスの印加が終了しても蓄積電荷による反対の放電は生じない。そして、放電によって発生した空間電荷は、 $50V$ 印加のX電極側及びアドレス電荷側に負電荷が、 $-50V$ 印加のY電極側に正電荷がそれぞれの誘電体層14、22上に壁電荷として蓄積される。

【0023】この点は、図5の偶発放電の説明図によりより理解される。このようにして発生し蓄積されるX電極とY電極上の蓄積電荷は、後の維持放電期間での維持放電の為のメモリ機能を果たす。即ち、後の維持放電電圧がX、Y電極間に印加されると、アドレス期間に放電して電荷が蓄積されているセルのX、Y電極間に、その維持パルス電圧と蓄積電荷の電圧とが重畳されて、維持

放電がX、Y電極間で発生する。

【0024】更に、スキャンパルス（ $-V_y$ ）がY電極を移動していくに従い、空間電荷の例えば正電荷が図5の左側に移動し、負電荷は右側に移動し、両端でそれぞれ蓄積されるものと思われる。そして、上記のメモリ機能として利用されないアドレス電極上の電荷は、その後の維持放電期間でも放電せず、蓄積され（図5（C））、やがて表示領域の周辺、特に上下端のY電極近傍からアドレス電極に沿って偶発的に放電が発生させる（図5（D））。

【0025】最後に、維持放電期間では、アドレス期間で記憶された壁電荷を利用して、表示の輝度に応じた表示の放電が行われる。即ち、X、Y電極間に、壁電荷があるセルでは放電するが壁電荷のないセルでは放電しない程度の維持パルスが印加される。その結果、アドレス期間で壁電荷が蓄積されたセルではX、Y電極間で交互に放電が繰り返される。この放電パルスの数に応じて、表示の輝度が表現される。従って、このサブフィールドを複数回にわたり重み付けした維持放電期間で繰り返すことで多階調表示を可能にする。そして、RGBのセルで組み合わせることでフルカラー表示を実現できる。

【0026】〔偶発放電対策〕図5に示される通り、X、Y電極上に形成された誘電体層14上には、壁電荷が蓄積されて維持放電期間での放電に利用される。しかし、上下端のY電極近傍に転送されて蓄積された電荷は、Y電極のスキャンによる転送がなくしかも維持放電の種火としての利用がない。その為、上下端に蓄積された電荷は大量に蓄積されて図5（D）の様に偶発放電の原因となる。

【0027】そこで、本発明では、有効表示領域の上下端の表示電極対X、Yの外側に設けたダミー表示電極対でも積極的に放電が発生させて、転送されてきた電荷が蓄積しないようにする。より好ましくは、ダミー表示電極対が形成された領域にはアドレス電極を隔離する隔壁（リブ）23を取り除き、ダミー表示電極対の領域全域に渡って放電させる様にする。その為、ダミー表示電極対XD、YDにおいてもアドレス期間中にアドレス電極との間で放電させて種火としての壁電荷を発生させ、更に、維持放電期間中に維持放電を発生させる。

【0028】更に、有効表示領域の上下左右端部を全て常時放電領域としてつないでしまうことで、蓄積される電荷を中和させることができ、蓄積電荷による偶発放電を防止することができる。

【0029】図6にその具体的な構造を示す。図6（A）は、PDP全体を示す平面図であり、その中央部が有効表示領域100として機能し、その周囲にダミー電極が設けられて常時点灯（維持放電）が行われる領域200として機能する。その左下角部のより詳細な拡大図が図6（B）である。

【0030】有効表示領域100内では、既に説明した

通り表示電極対X, Yとアドレス電極Aとが交差して両ガラス基板10、20に設けられ、アドレス電極A間には隔壁(リブ)23が設けられている。ところが、ダミー電極XD, YDが設けられる領域は、常時点灯領域200として機能する様に、隔壁23は除去されている。この為、アドレス電極Aに沿って転送されてきた空間電荷は、常時点灯領域200での放電に利用され特定の領域に隔って蓄積されることが無くなる。

【0031】また、隔壁23を形成していないので、ダミー表示電極対XD, YD間でのサステイン時の放電により、アドレス電極Aに沿って蓄積されていた電荷の偏りが無くなり偶発放電の発生確率を大きく低下させる。

【0032】更に、有効表示領域100内の表示電極対X, Yは、その両端で図6(B)に示される通り扇状にまとめられてY電極パッドPYに接続され、フレキシブルケーブルを介して駆動回路60に接続される。従って、図6(B)中の50で示した通り、その有効表示領域100の外側で表示電極対X, Y間の距離が狭く形成されている。そのため、維持放電期間に印加される表示電極対間の維持放電電圧で放電し易くなっている。そこで、PDPの上下にあるダミー表示電極対XD, YDの領域間を、PDPの左右にある領域でつなぐことで、図6(A)の様に有効表示領域100の周囲を取り囲む常時点灯領域200を形成することができる。かかる構成にすることで、図5で示した逆極性の電荷がPDPの上下端(スキャン電極であるY電極の上下端)にそれぞれ転送され蓄積されても、放電領域200を介して中和させることができ、偶発放電の原因である電荷の蓄積を無くすることができる。

【0033】図6(B)には、簡略的ではあるが、表示電極対X, YのうちY電極につながるパッドPYが外部のY電極駆動回路60に接続される。X電極は、PDPの反対側で同様にしてX電極駆動回路(図示せず)に接続される。また、アドレス電極Aも同様にしてアドレス電極駆動回路62に接続される。

【0034】ここで、これらの駆動回路によりダミー表示電極対XD, YD等の駆動について説明する。再度、図4を参照して、先ずリセット期間でアドレス電極Ajと表示電極対X, Yとダミー電極対XD, YD間での放電、再放電によりリセットされる。次に、アドレス期間では、スキャン電極であるY電極Y1, Y2...にスキャンパルスが印加され、それに応じてアドレス電極にアドレスパルスが表示データに基づいて印加される。その結果、両電極間に両パルスが印加されたセル領域でアドレス放電が発生し、壁電荷が蓄積される。

【0035】このアドレス期間中に、ダミー表示電極YDとアドレス電極Yとの間でも放電が発生する様に、ダミーY電極YDにスキャンパルスVyに相当する電圧が印加される(図4参照)。この結果、スキャン中にアドレス電極Yにアドレスパルスが印加されれば、必ずダ

ミーY電極YDとの間で放電が発生する。しかも、それに伴い生成された壁電荷は、有効表示領域100内の如く隔壁23によって閉じ込められない。

【0036】アドレス期間の最初と最後に上側と下側のダミー電極YD1, YD2にスキャンパルスVyを印加し、そのタイミングで何れかまたは全てのアドレス電極Aにアドレスパルスを印加し、放電が発生させることも良い。但し、その場合は全体のアドレス期間が長くなることを意味する。アドレス期間が長くなると、限られた1サブフィールド期間内で利用できる維持放電期間が短くなり、多階調化の限界を招くことになる。また、画素数の増加に対応出来なくなる。従って、有効表示領域内のスキャン電極Yがスキャンされている時に平行してダミーY電極にもスキャンパルスを印加するほうが好ましい。

【0037】いずれの駆動によっても、ダミーY電極YDとアドレス電極Aとの間でアドレス放電が発生させて壁電荷を発生させておけば、それに続く維持放電期間では、ダミー表示電極対XD, YD間に有効表示領域100と同様に維持パルス(図4参照)を印加することで放電を繰り返すことになる。

【0038】60Hzで表示画面が駆動される場合は、表示画面は1/60secの1フレーム期間内で複数のサブフィールドの駆動を繰り返すことになる。従って、ダミー表示電極対では、全てにサブフィールド期間で上記した様に放電を行う。その結果、常時点灯領域200では、文字通り常時点火する。従って、蓄積電荷による偶発放電は生じない。

【0039】図7は、常時点灯領域200をしゃ光するしゃ光膜32を設けた例の平面図である。図6(B)に対応する部分の平面図である。図8は、図7の300-300で切断した断面図である。

【0040】図8の断面図から明らかな通り、ダミー表示電極対XD, YDの上にしゃ光膜32が形成されている。このしゃ光膜32は、例えば酸化クロムや二酸化珪素に暗色の顔料を含ませた材料が用いられる。また、有効表示領域内の表示電極対X10, Y10, X9, Y9などの間にも、適宜しゃ光膜34を形成しても良い。しゃ光膜32は、常時点灯する領域の点灯が基板10側から遮断されるようにする為の膜である。それに対して、しゃ光膜34は、表示電極対間の非表示ラインで非発光状態の蛍光体層24の白っぽい色を遮断してコントラストを上げる為の膜である。尚、しゃ光膜34は、図7中には省略されている。

【0041】30は、基板10、20間をシールするシール層であり、酸化鉛ペーストを焼成することで形成され、基板間に放電ガスを閉じ込める。図8から明らかな通り、アドレス電極Aを隔離する隔壁23は、ダミー表示電極対XD, YDの領域で除去されている。この結果、ダミー表示電極対XD, YDの領域では隣接するア



ドレス電極間は隔離されずに、隣の壁電荷によっても維持放電が発生する。

【0042】図9は、更に図7のしゃ光膜32の改良例を示す断面図である。この例では、ダミー表示電極対XD、YDの領域にしゃ光膜を形成する代わりに、誘電体層14に黒色顔料を含ませた領域140を形成している。この結果、常時点火領域の光が基板10から外に漏れることはない。

【0043】図10は、更に他の変形例の部分平面図である。この例では、アドレス電極の両側にダミーのアドレス電極AD1が形成されている。一方、表示電極対X、Yの上下端には、図6、7と同様にダミー表示電極対XD、YDが設けられる。従って、常時点灯領域200内には、ダミー表示電極対とダミーアドレス電極が設けられる。尚、ダミーアドレス電極AD1の外側の隔壁23Dは設けなくても良い。

【0044】かかる構成にした場合は、例えばアドレス期間中にダミーアドレス電極AD1にアドレスパルスを加加させることで、必ずダミーY電極との間で放電が発生させることができる。図4に戻って、図中に示される様にダミーアドレス電極ADにアドレス期間中にアドレスパルスVaを加加する。こうすることで、例え有効表示領域100内のアドレス電極A1、A2、A3...にアドレスパルスが加加されない全面消去の表示画面のフレームまたはサブフィールド期間であっても、ダミー電極どうしで必ず放電が発生させることができるので、常時点灯状態を継続することができる。ダミーアドレス電極ADとダミーY電極との間で1回でも放電が発生するようにアドレスパルスとスキャンパルスが加加されれば良い。

【0045】尚、上記の実施例では、2本ずつの表示電極対間で面放電が発生させる例を説明したが、本発明はこれに限らず、例えば表示電極を等間隔に配列して表示電極とその両側の表示電極との間で面放電が発生させる構成にしたパネルの場合も適用可能である。

【0046】

【発明の効果】以上説明した通り、本発明によれば、PDPの有効表示領域の外側にダミー表示電極対を設けて、この電極対間で放電が発生させ、偶発放電の原因となる蓄積電荷を分散、中和させることができ、偶発放電を防止することができる。

【0047】更に、そのダミー表示電極対の領域では、アドレス電極間の隔壁(リブ)を除去して広い領域に渡

る放電を維持放電期間で発生させる。その結果、従来アドレス電極に沿って蓄積していた電荷を分散させ、中和させることができる。

【0048】また、水平方向に配列した表示電極対の上下端に設けたダミー表示電極対による維持放電領域間を、表示電極対の左右端の放電領域を介してつなぐことで、上下端に蓄積する逆極性の電荷を中和することができる。

【0049】上記の様に維持放電を常時発生させる為に、アドレス期間中はダミー表示電極のY電極とアドレス電極との間で放電が発生させ壁電荷を蓄積する様にする。その壁電荷が種火となってダミー領域が点灯することになる。また、ダミーアドレス電極とダミーY電極との間で必ず放電が発生する様にすることで、如何なる表示画面のフレーム期間であっても、常時ダミー領域で点灯させることができる。

【図面の簡単な説明】

【図1】本発明の実施の形態のPDPの分解斜視図である。

【図2】本発明の実施の形態のPDPの断面図である。

【図3】3電極面放電型のPDPの表示電極対(X、Y電極)とアドレス電極との関係を示すパネルの平面図である。

【図4】PDPの駆動方法を説明する為の電極印加電圧波形図である。

【図5】偶発放電の説明図である。

【図6】有効表示領域と常時点灯領域の詳細構成図である。

【図7】常時点灯領域200をしゃ光するしゃ光膜32を設けた例の平面図である。

【図8】図7の300-300で切断した断面図である。

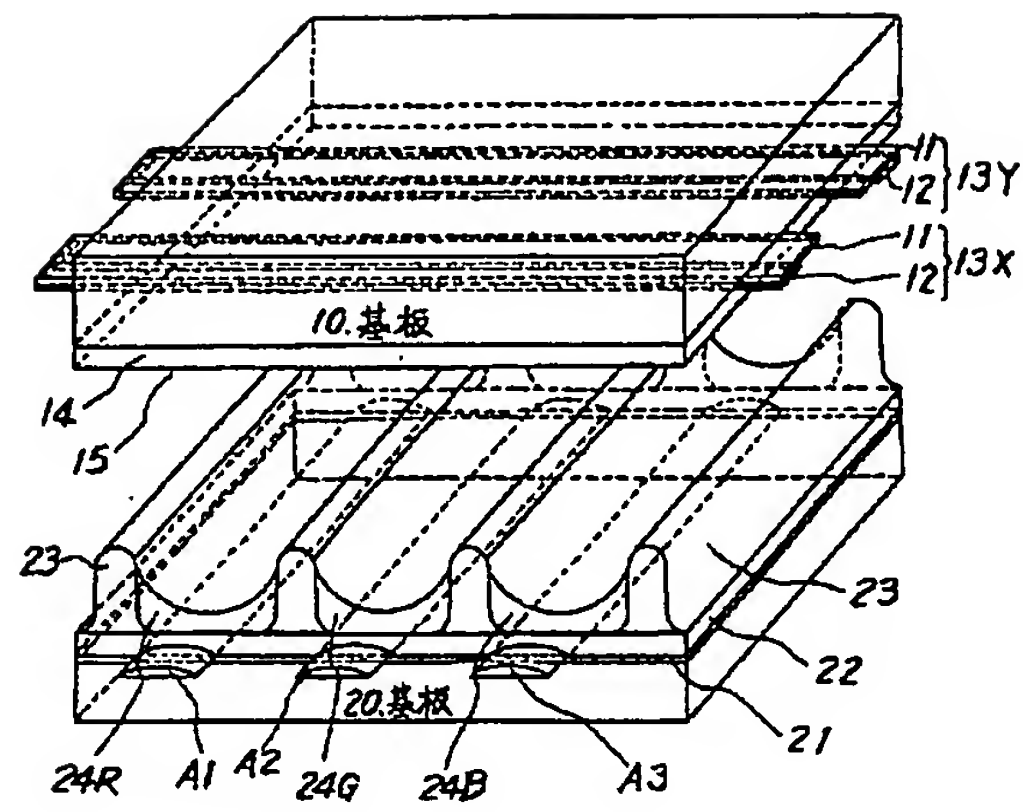
【図9】図7のしゃ光膜32の改良例を示す断面図である。

【図10】他の変形例の部分平面図である。

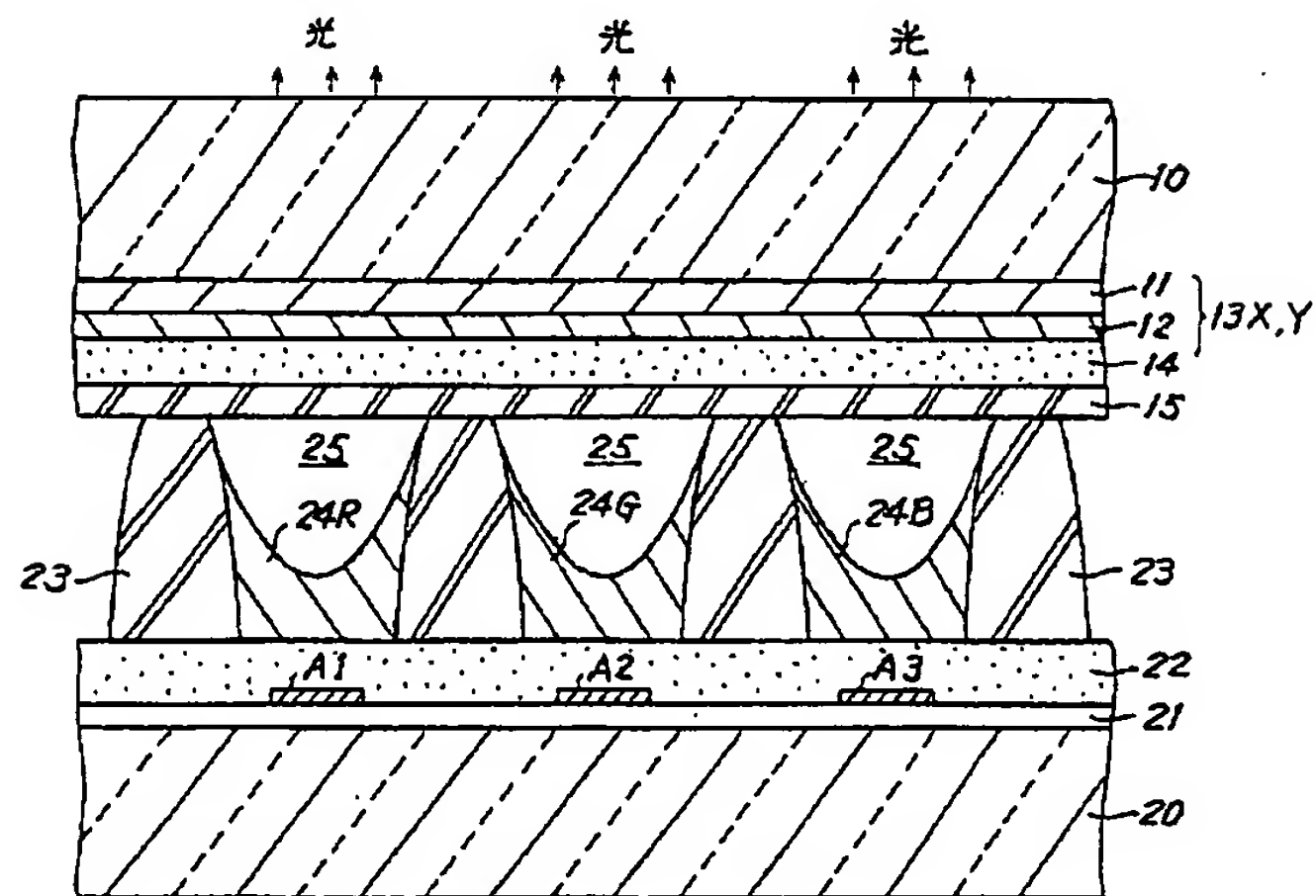
【符号の説明】

10、20	ガラス基板
13 X、Y	表示電極対
14	誘電体層
A1、A2	アドレス電極
22	誘電体層
23	隔壁
32	しゃ光膜

【図1】



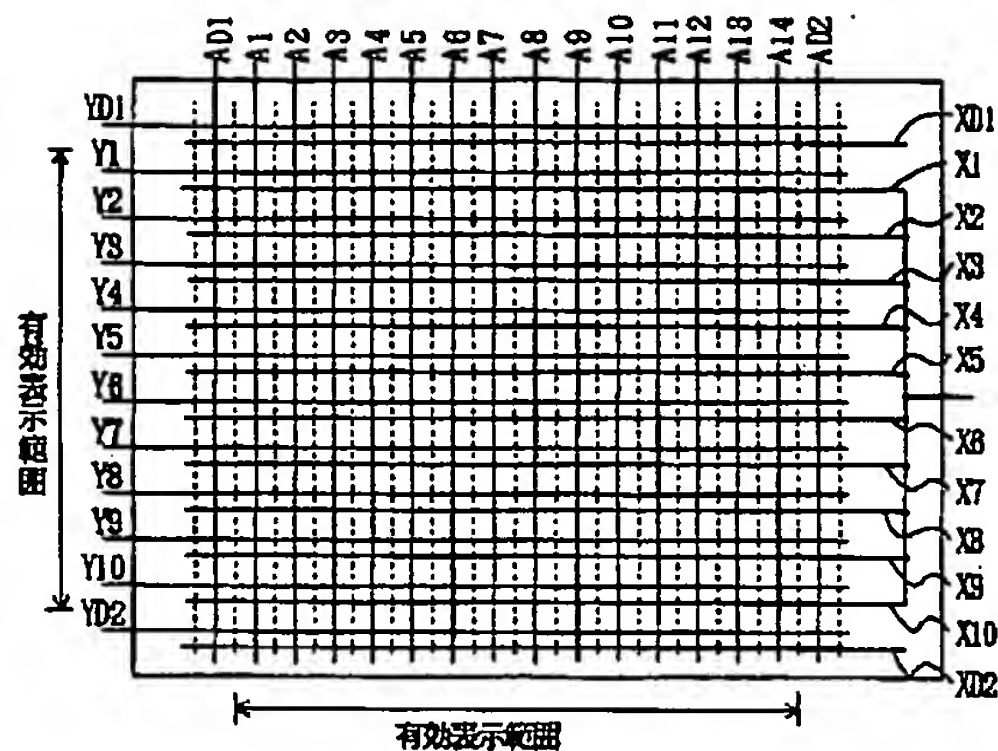
【図2】



Best Available Copy

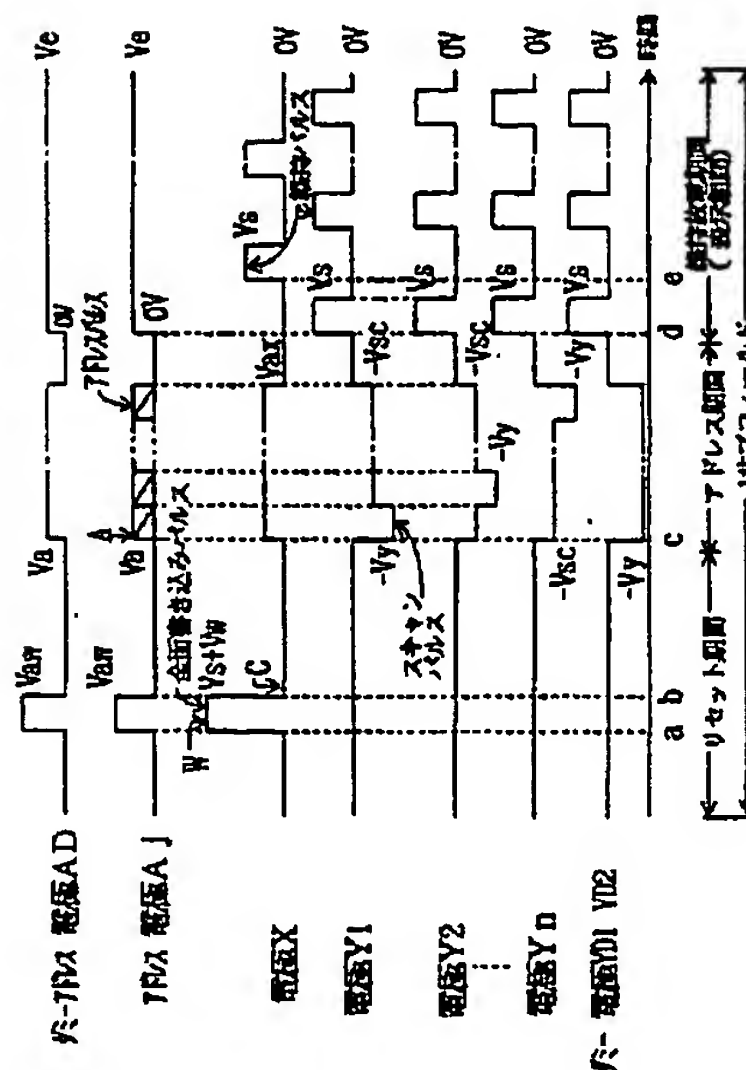
【図3】

面放電AC型PDPの概略平面図



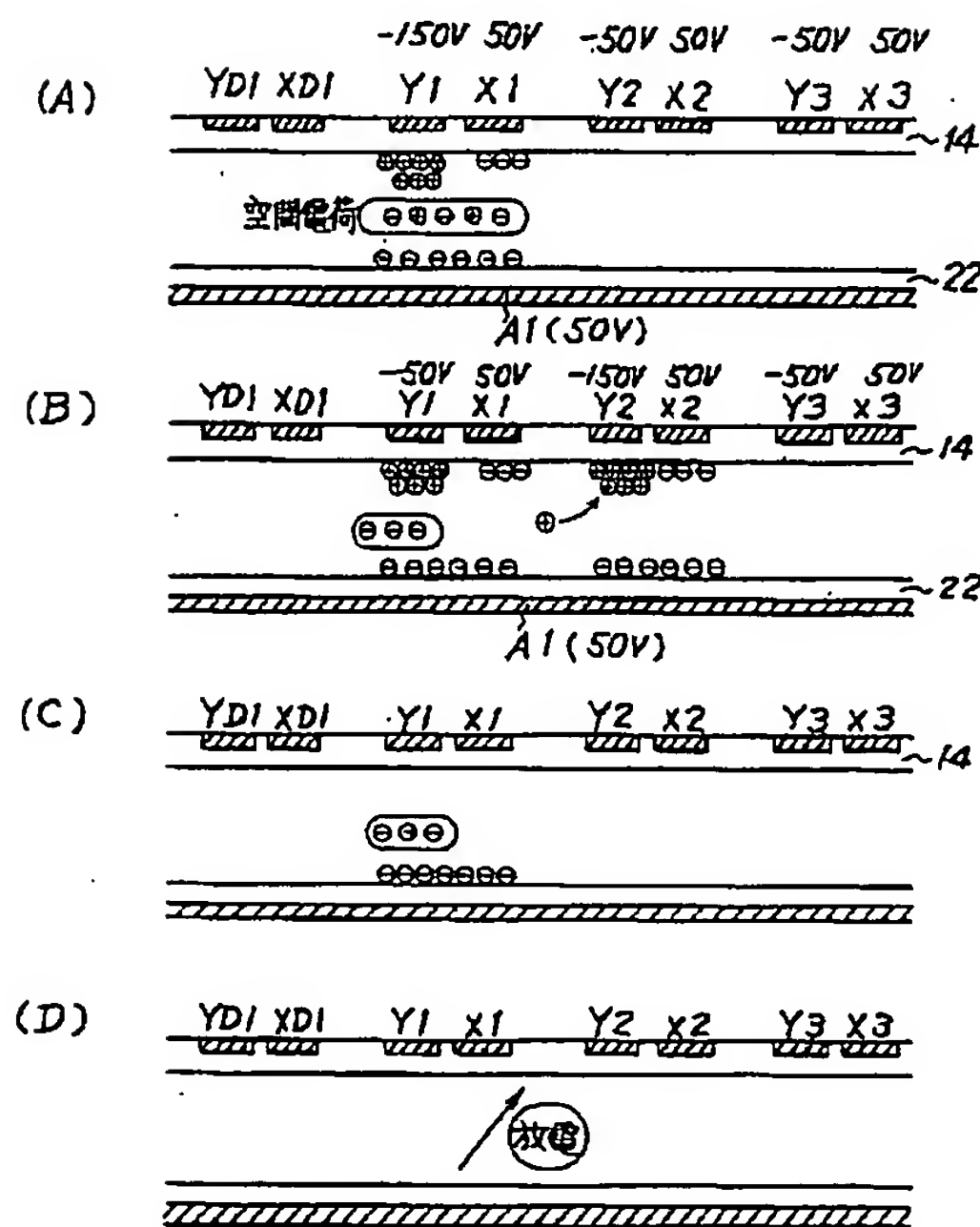
【図4】

図1のPDPの駆動方法を示す電極印加電圧波形図

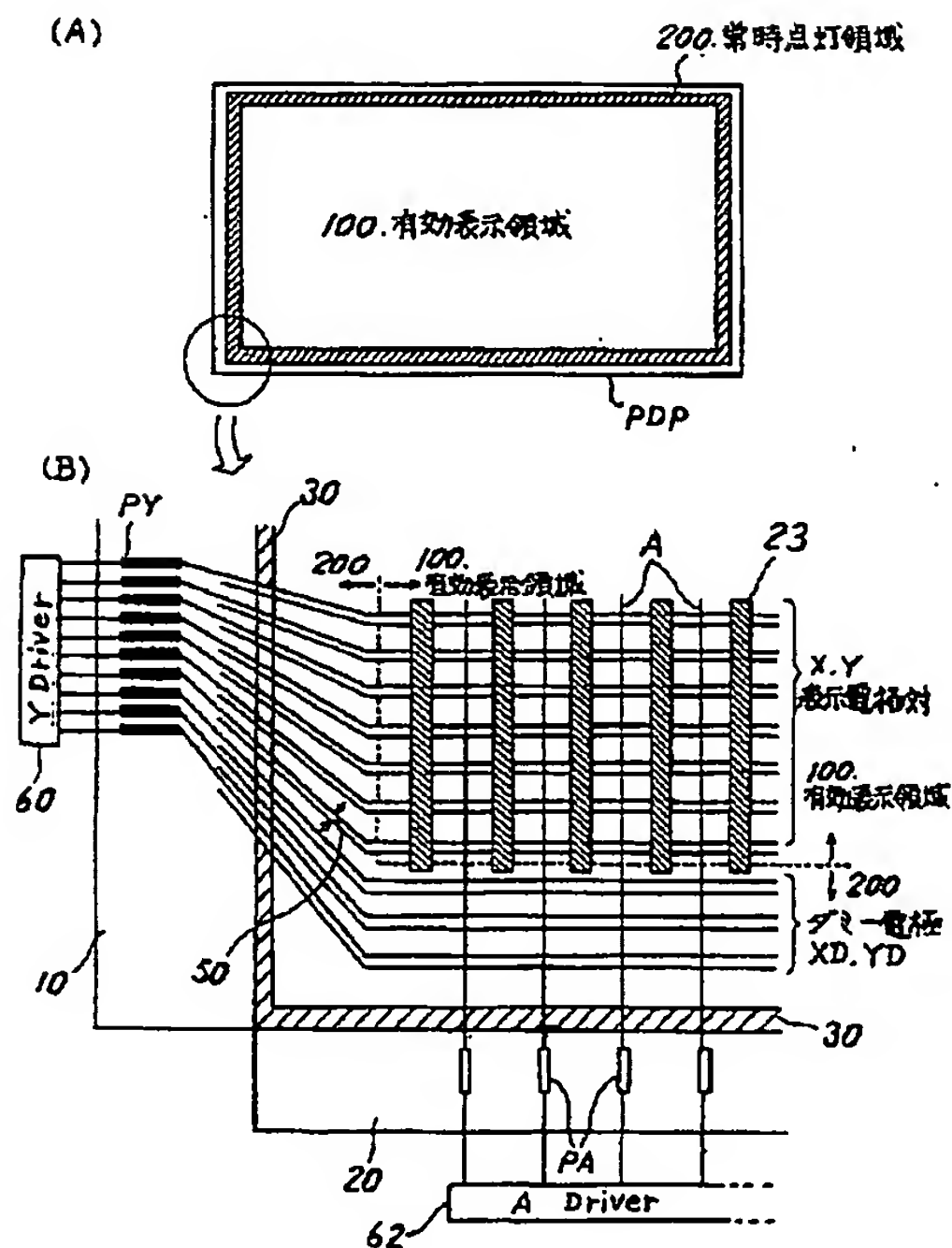


【図5】

偶発放電の説明図

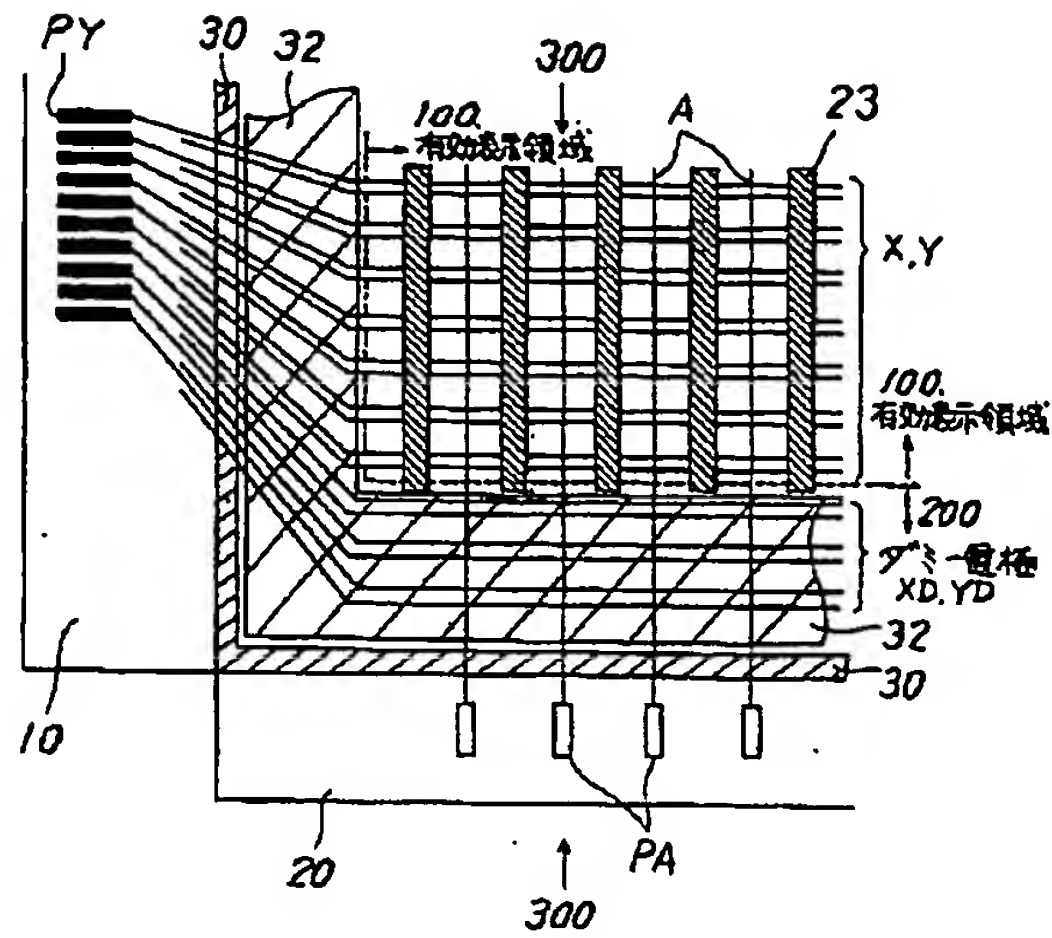


【図6】



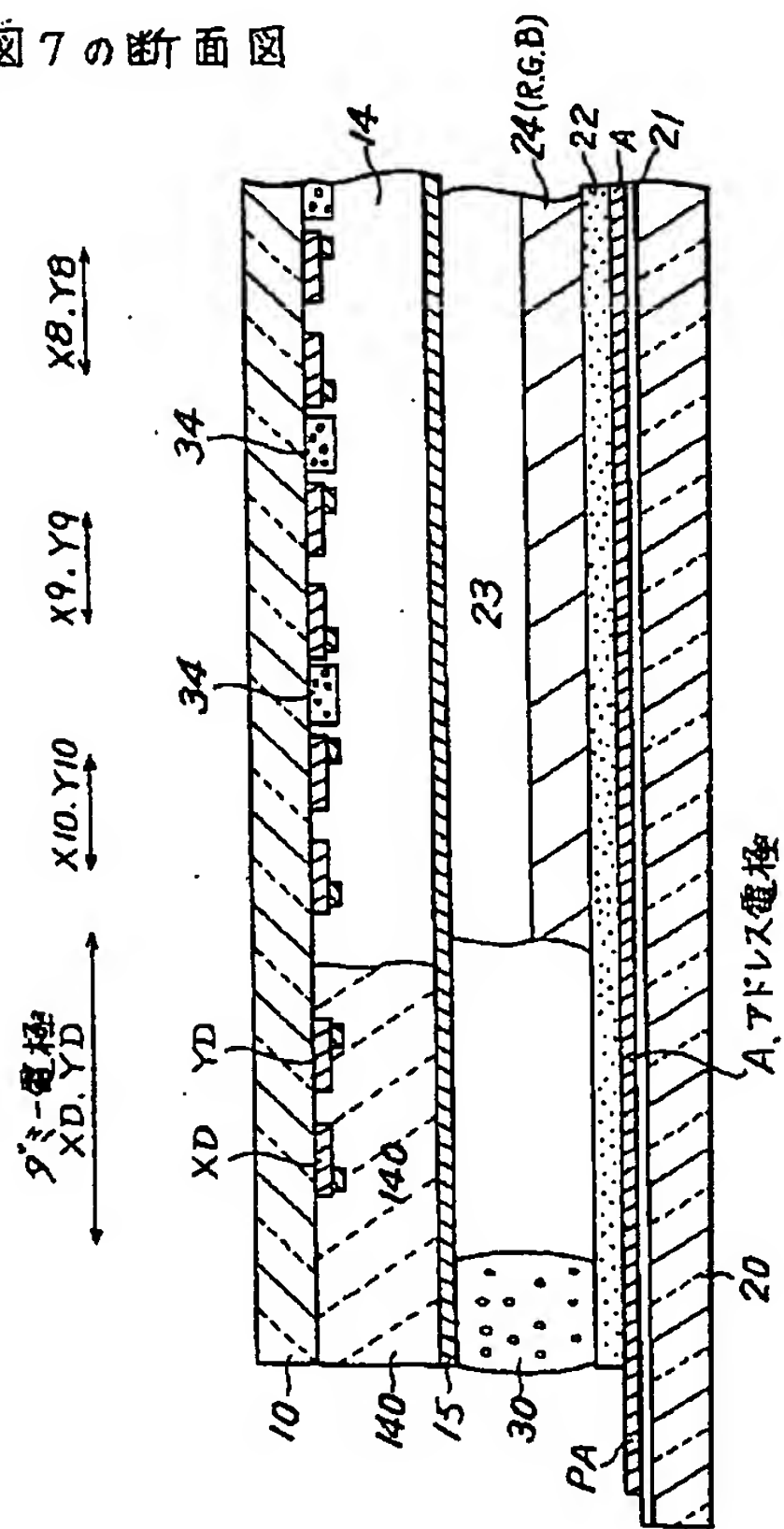


【図7】



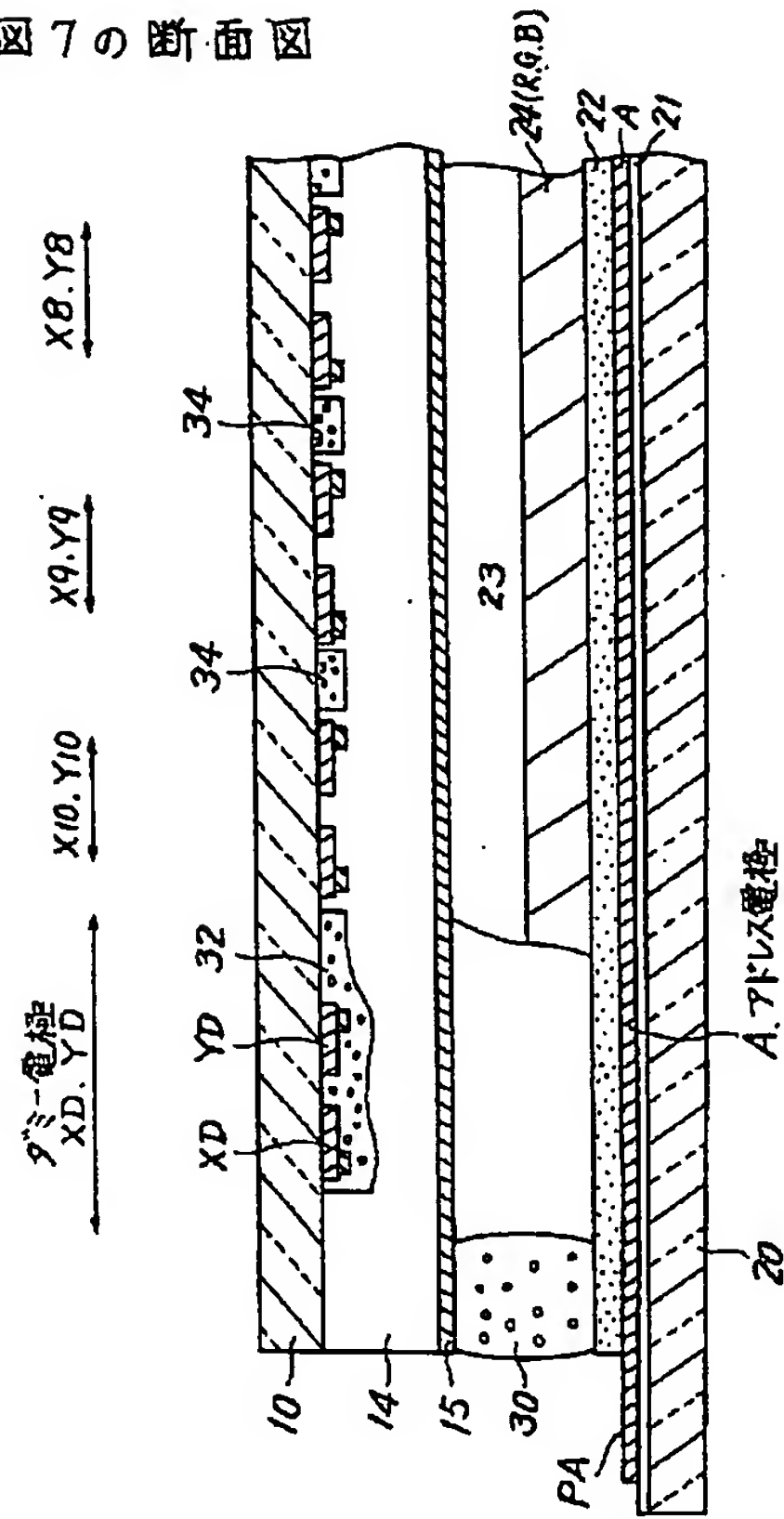
【図9】

図7の断面図



【図8】

図7の断面図



【図10】

